



TÉCNICA DIGITAL (86.01)

Guía de Ejercicios Nº 6: “UNIDADES ARITMÉTICAS”

OBJETIVOS:

Conocer las celdas básicas para implementar circuitualmente sumadores, restadores y comparadores. Analizar las principales unidades aritméticas y lógicas. Introducir al alumno en el uso de manuales técnicos.

A.- SUMADORES

1. Obtener la tabla y las ecuaciones del sumador de dos palabras de un bit (half adder o semisumador). Realizar los diagramas de Karnaugh correspondientes a la suma y al carry (acarreo ó transporte) e implementar dichas funciones con las compuertas más convenientes.
2. Ídem anterior para tres palabras de un bit (full adder o sumador completo).
3. Considerando que los retardos de propagación introducidos por las compuertas tipo AND, OR, NAND y NOR tienen un valor T , en tanto que una compuerta XOR introduce un retardo de $2T$, calcular los tiempos de funcionamiento para los circuitos de los problemas 1 y 2.
4. Analizar el funcionamiento de un sumador tipo serie para palabras de más de un bit. Realizar un diagrama en bloques.
5. Implementar un sumador de tipo paralelo para palabras de 4 bits basado en sumadores completos y que posea transporte serie. Analizar el nombre de ripple carry adders.
6. Implementar un sumador de tipo paralelo de alta velocidad para palabras de 4 bits:
 - 6.1. En 2 niveles de compuertas.
 - 6.2. Con transporte paralelo en el último carry.
 - 6.3. Con transporte paralelo en todos los carry (High Speed Parallel Adder)
7. Implementar un Sumador Tipo Carry Look Ahead. Analizar su funcionamiento. Compararlo con el Sumador paralelo con Acarreo Serie.

B.- RESTADORES

8. Analizar el concepto de Borrow (pedir prestado). Implementar un circuito restador de dos palabras de un bit. Resolver de forma idéntica al ejercicio 1.
9. Ídem anterior para tres palabras de un bit (considerando el Borrow de la columna anterior).
10. Obtener el circuito restador de tres palabras de un bit a partir de 2 circuitos restadores de dos palabras de un bit.
11. Obtener el circuito restador completo (tres palabras de un bit) a partir de un restador de dos palabras de un bit y un sumador de dos palabras de un bit.

C.- CIRCUITOS COMBINADOS



12. Implementar un circuito que calcule, para un número binario, su complemento a la base. Implementar otro circuito que implemente, para el mismo número, su complemento a la base menos uno.
13. Implementar un circuito que realice las operaciones de suma y resta en la convención de complemento a la base para dos palabras de ocho bits. Considerar la existencia de una variable de control externa que indique el modo de operación.
14. Ídem anterior para el complemento a la base menos uno.

D.- COMPARADORES

15. En una computadora el control de flujo de programa se realiza con instrucciones que detectan si un número es mayor, menor o igual que otro. Para dos palabras A y B de un bit implementar las funciones:

$$A > B \quad A \geq B \quad A = B \quad A \leq B \quad A < B$$

16. Analizar qué funciones del problema anterior pueden obtenerse a partir de otras.
17. Encontrar la función $A = B$ para palabras de 3 bits.
18. Ídem anterior para $A < B$ en ripple y simultáneo.
19. Ídem anterior para $A > B$ en ripple y simultáneo.

E.- UNIDADES ARITMÉTICO LÓGICAS

20. Definir el Concepto de Unidad Lógica y unidad Aritmético Lógica (ALU). Diseñar una ALU de 1 bit y luego una ALU de 4 bits de palabra.